

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R) File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

010863208 **Image available**
WPI Acc No: 1996-360159/199636
Related WPI Acc No: 2000-008608; 2000-080735
XRPX Acc No: N96-303698

**Surface conduction type electron emitting element mfg method e.g. for
image forming appts - by performing energising processing to electrically
conductive thin film formed between element electrode pair, to obtain
electron emission part**

Patent Assignee: CANON KK (CANO)
Number of Countries: 001 Number of Patents: 001
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8171850	A	19960702	JP 94313439	A	19941216	199636 B

Priority Applications (No Type Date): JP 94313439 A 19941216

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8171850	A		15	H01J-009/02	

Abstract (Basic): JP 8171850 A

The mfg method involves applying a liquid in the form of drop, on a predetermined position of a substrate (1). The liquid contains a metal element. An electrically conductive thin film (4) is formed between an element electrode pair which consists of two element electrodes (2, 3) which oppose mutually.

Energising processing is performed to the electrically conductive thin film and an electron emission part (5) is formed.

USE/ADVANTAGE - For electron source, display panel. Controls film thickness of element electrode pair and electrically conductive thin film. Reduces number of processes.

Dwg.1/15

Title Terms: SURFACE; CONDUCTING; TYPE; ELECTRON; EMIT; ELEMENT;
MANUFACTURE; METHOD; IMAGE; FORMING; APPARATUS; PERFORMANCE; ENERGISE;
PROCESS; ELECTRIC; CONDUCTING; THIN; FILM; FORMING; ELEMENT; ELECTRODE;
PAIR; OBTAIN; ELECTRON; EMIT; PART

Derwent Class: V05

International Patent Class (Main): H01J-009/02

File Segment: EPI

Manual Codes (EPI/S-X): V05-L01A3; V05-L05D1

THIS PAGE BLANK (USPTO)

(51) Int.Cl.⁶

H 0 1 J 9/02

識別記号

B
F

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数35 O L (全 15 頁)

(21) 出願番号 特願平6-313439

(22) 出願日 平成6年(1994)12月16日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 長谷川 光利

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 柴田 雅章

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

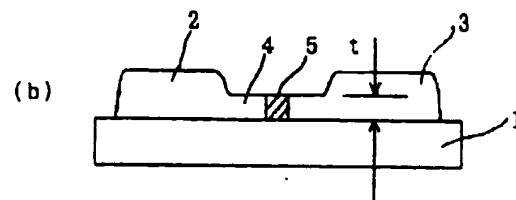
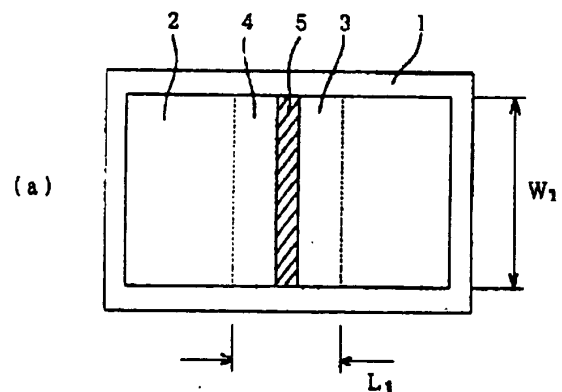
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 電子放出素子、電子源基板、電子源、表示パネル、画像形成装置およびそれらの製造方法

(57) 【要約】 (修正有)

【目的】 構成の単純な表面導電型電子放出素子、その素子を大面積に有する電子源基板、電子源、表示パネルおよび画像形成装置、ならびにそれらの低コストでかつ容易な製造方法を提供する。

【構成】 金属元素を含有する溶液を液滴の状態で基板1上の所定の位置に付与して、互いに対向して配置される2つの素子電極2、3からなる素子電極対および該素子電極対間に位置する導電性薄膜4を形成し、導電性薄膜に通電処理を行って電子放出部を形成して表面伝導型電子放出素子を得て、その素子を用いて電子源基板、電子源、表示パネルおよび画像形成装置を作製する。



【特許請求の範囲】

【請求項1】 少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を有して成る電子放出素子の製造方法。

【請求項2】 素子電極対の膜厚より導電性薄膜の膜厚を小さく形成する請求項1記載の製造方法。

【請求項3】 素子電極対および導電性薄膜の膜厚を、付与する液滴1滴の量および液滴数によって制御する請求項1または2記載の製造方法。

【請求項4】 液滴の付与工程をインクジェット方式で行う請求項1ないし3のいずれかに記載の製造方法。

【請求項5】 インクジェット方式が、熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式である請求項4記載の製造方法。

【請求項6】 インクジェット方式が、圧電素子によって溶液を液滴として吐出させる方式である請求項4記載の製造方法。

【請求項7】 少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を複数個形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を行って複数個の電子放出素子を形成する電子源基板の製造方法。

【請求項8】 素子電極対の膜厚より導電性薄膜の膜厚を小さく形成する請求項7記載の製造方法。

【請求項9】 素子電極対および導電性薄膜の膜厚を、付与する液滴1滴の量および液滴数によって制御する請求項7または8記載の製造方法。

【請求項10】 液滴の付与工程をインクジェット方式で行う請求項7ないし9のいずれかに記載の製造方法。

【請求項11】 インクジェット方式が、熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式である請求項10記載の製造方法。

【請求項12】 インクジェット方式が、圧電素子によって溶液を液滴として吐出させる方式である請求項10記載の製造方法。

【請求項13】 少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を複数個形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を行って複数個の電子放出素子を形成する工程、それらの素子を配線によって接続する工程を有してなる電子源の製造方法。

【請求項14】 素子電極対の膜厚より導電性薄膜の膜

厚を小さく形成する請求項13記載の製造方法。

【請求項15】 素子電極対および導電性薄膜の膜厚を、付与する液滴1滴の量および液滴数によって制御する請求項13または14記載の製造方法。

【請求項16】 液滴の付与工程をインクジェット方式で行う請求項13ないし15のいずれかに記載の製造方法。

【請求項17】 インクジェット方式が、熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式である請求項16記載の製造方法。

【請求項18】 インクジェット方式が、圧電素子によって溶液を液滴として吐出させる方式である請求項16記載の製造方法。

【請求項19】 少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を複数個形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を行って複数個の電子放出素子を形成する工程、それらの素子を配線によって接続して電子源とする工程、該電子源を有してなるリアプレートと蛍光膜を有するフェースプレートとを相互に対向するように支持棒を介して接合させる工程を有してなる表示パネルの製造方法。

【請求項20】 素子電極対の膜厚より導電性薄膜の膜厚を小さく形成する請求項19記載の製造方法。

【請求項21】 素子電極対および導電性薄膜の膜厚を、付与する液滴1滴の量および液滴数によって制御する請求項19または20記載の製造方法。

【請求項22】 液滴の付与工程をインクジェット方式で行う請求項19ないし21のいずれかに記載の製造方法。

【請求項23】 インクジェット方式が、熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式である請求項22記載の製造方法。

【請求項24】 インクジェット方式が、圧電素子によって溶液を液滴として吐出させる方式である請求項22記載の製造方法。

【請求項25】 少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を複数個形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を行って複数個の電子放出素子を形成する工程、それらの素子を配線によって接続して電子源とする工程、該電子源を有してなるリアプレートと蛍光膜を有するフェースプレートとを相互に対向するように支持棒を介して接合させて表示パネルとする工程、該表示パネルに少なくとも駆動回路を接続させる工程、を有してなる画像形成装置の製造方法。

【請求項26】 素子電極対の膜厚より導電性薄膜の膜厚を小さく形成する請求項25記載の製造方法。

【請求項27】 素子電極対および導電性薄膜の膜厚を、付与する液滴1滴の量および液滴数によって制御する請求項25または26記載の製造方法。

【請求項28】 液滴の付与工程をインクジェット方式で行う請求項25ないし27のいずれかに記載の製造方法。

【請求項29】 インクジェット方式が、熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式である請求項28記載の製造方法。

【請求項30】 インクジェット方式が、圧電素子によって溶液を液滴として吐出させる方式である請求項28記載の製造方法。

【請求項31】 請求項1ないし6のいずれかに記載の方法によって製造される電子放出素子。

【請求項32】 請求項7ないし12のいずれかに記載の方法によって製造される電子源基板。

【請求項33】 請求項13ないし18のいずれかに記載の方法によって製造される電子源。

【請求項34】 請求項19ないし24のいずれかに記載の方法によって製造される表示パネル。

【請求項35】 請求項25ないし30のいずれかに記載の方法によって製造される画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、表面伝導型電子放出素子、電子源基板、電子源、表示パネル、画像形成装置およびそれらの製造方法に関する。

【0002】

【従来の技術】従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には電界放出型（以下、FEと称する）、金属/絶縁層/金属型（以下、MIMと称する）や、表面伝導型電子放出素子等がある。

【0003】FE型の例としては、Dykeらの報告（W. P. Dyke and W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89(1956)）に記載のもの、Spindtの報告（C. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248(1976)）に記載のもの等が知られている。

【0004】MIM型の例としては、Meadの報告（C. A. Mead, "The tunnel-emission amplifier", J. Appl. Phys., 32, 646(1961)）に記載のもの等が知られている。

【0005】表面伝導型電子放出素子型の例としては、エリンソンの報告（M. I. Elinson, Radio Eng. Electron Phys., 10(1965)）に記載のもの等がある。

【0006】表面伝導型電子放出素子は、基板上に形成

された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。

【0007】この表面伝導型電子放出素子としては、前記のエリンソンの報告に記載の SnO_2 薄膜を用いたもの、Au薄膜によるもの（G. Dittmer, Thin Solid Films, 9, 317(1972)）、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの（M. Hartwell and C. G. Fonstad, IEEE Trans. ED Conf., 519(1975)）、カーボン薄膜によるもの（荒木ら、真空、第26巻、第1号、22頁（1983））などが報告されている。

【0008】これらの表面伝導型電子放出素子の典型的な素子構成として前述のハートウェル（Hartwell）の素子の構成を図14に示す。同図において、1は基板である。4は導電性薄膜で、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、電子放出部形成用薄膜に後述のフォーミングと呼ばれる通電処理を行って電子放出部5が形成される。なお、図中の素子間隔Lは0.5~1mm、W'は0.1mmで設定されている。なお、電子放出部5の位置および形状については不明であるので、模式図として示した。

【0009】従来、これらの表面伝導型電子放出素子においては、電子放出を行なう前に導電性薄膜4を予め通電フォーミングと呼ばれる通電処理によって電子放出部5を形成するのが一般的であった。すなわち、通電フォーミングとは前記の導電性薄膜4の両端に直流電圧あるいは非常にゆっくりした昇電圧例えば1V/分程度を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。なお、電子放出部5は導電性薄膜4の一部に亀裂が発生し、その亀裂付近から電子放出が行なわれる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述の導電性薄膜4に電圧を印加し、素子に電流を流すことによって上述の電子放出部5より電子を放出せしめるものである。

【0010】上述の表面伝導型電子放出素子は、構造が単純で製造も容易であることから、大面積にわたって多数の素子を配列形成できる利点がある。そこで、その特徴を生かせるような色々な応用が研究されている。例えば、荷電ビーム源、表示装置等の画像形成装置が挙げられる。

【0011】また、本出願人により前述の2-56822号公報に開示されている電子放出素子の構成を図15に示す。同図において、1は基板、2および3は素子電極、4導電性薄膜、5は電子放出部である。この電子放出素子の製造方法としては様々な方法があるが、例えば基板1に一般的な真空蒸着技術、フォトリソグラフィ技術により、素子電極2および3を形成する。次いで、導電性薄膜4は分散塗布法等によって形成する。その後、素子電極2・3に電圧を印加し通電処理を施すことによって、電子放出部5を形成する。

【0012】

【発明が解決しようとする課題】しかしながら、上記のような構成の表面伝導型電子放出素子を製造する従来の方法は、半導体プロセスを主とする方法によるため、現行の技術では大面積に電子放出素子を形成することが困難であって、特殊かつ高価な製造装置を必要とし、生産コストが高いといった欠点があった。

【0013】そこで本発明の目的は、構成の単純な表面伝導型電子放出素子、その素子を大面積に有する電子源基板、電子源、表示パネルおよび画像形成装置、ならびにそれらの低コストでかつ容易な製造方法を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成すべくされた本発明は、少なくとも、金属元素を含有する溶液を液滴の状態で基板上の所定の位置に付与して、互いに対向して配置される2つの素子電極からなる素子電極対および該素子電極対間に位置する導電性薄膜を形成する工程、ならびに該導電性薄膜に通電処理を行って電子放出部を形成する工程を有して成る電子放出素子の製造方法、さらにその電子放出素子を基板上に複数個形成する電子源基板の製造方法、さらにその電子源基板を用いる電子源、表示パネルおよび画像形成装置の製造方法を提供する。

【0015】これらの本発明の製造方法においては、

- 1) 電子電極対の膜厚より導電性薄膜の膜厚を小さく形成する、
- 2) 素子電極対および導電性薄膜の膜厚を付与する液滴1滴の量および液滴数によって制御する、
- 3) 液滴の付与工程をインクジェット方式で行ない、そのインクジェット方式としては熱エネルギーによって溶液内に気泡を形成させて該溶液を液滴として吐出させる方式か圧電素子によって溶液を液滴として吐出させる方式とする、等を行うことが好ましい。

【0016】さらに本発明は、上記の方法によって製造される電子放出素子、電子源基板、電子源、表示パネルおよび画像形成装置を提供する。

【0017】

【作用】以下、図面を用いて本発明を詳細に説明する。

【0018】図1は、本発明の表面伝導型電子放出素子の1実施態様を示す図であり、図2は図1の素子の本発明による製造方法の手順を示す図である。

【0019】図1および2において、1は基板、2および3は素子電極であって素子電極対を形成しており、4は導電性薄膜、5は電子放出部、6は液滴付与装置、7は液滴である。

【0020】ここで用いられる液滴付与装置6の具体例を挙げるならば、任意の液滴を形成できる装置であればどのような装置を用いてもかまわないが、特に十数ng〜十数μg程度の範囲で制御が可能でかつ数十ng程度

以上の微小量の液滴が容易に形成できるインクジェット方式の装置が好適である。そのようなインクジェット方式の装置としては、圧電素子等を用いたインクジェット噴射装置、熱エネルギーによって液体内に気泡を形成させてその液体を液滴として吐出させる方式（以下、バブルジェット方式と称する）によるインクジェット噴射装置などが挙げられる。

【0021】また、素子電極2および3ならびに導電性薄膜4を形成するために用いる液滴としては、液滴となるものであればどのようなものであっても構わないが、水、溶剤等に所望の材料を分散または溶解した液、有機金属化合物溶液および有機金属錯体を含有する溶液等がある。

【0022】基板1としては、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、 SiO_2 を表面に形成したガラス基板およびアルミナ等のセラミックス基板等があげられる。

【0023】素子電極2および3、導電性薄膜4の材料としては、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、 PdO 、 SnO_2 、 In_2O_3 、 PbO 、 Sb_2O_3 等の酸化物、 HfB_2 、 ZrB_2 、 LaB_6 、 CeB_6 、 YB_4 、 GdB_4 等の硼化物、 TiC 、 ZrC 、 HfC 、 TaC 、 SiC 、 WC 等の炭化物、 TiN 、 ZrN 、 HfN 等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0024】素子電極対2・3の間隔は、数百Å〜数百μmである。また、素子電極間に印加する電圧は低い方が望ましく、再現良く作製することが要求されるため、好ましい素子電極間間隔は数百Å〜数百μmである。

【0025】電子放出部を含む部位である導電性薄膜4は、良好な電子放出特性を得るために微粒子で構成された微粒子膜が特に好ましく、その膜厚は、素子電極対2・3間の抵抗値および後述する通電フォーミング条件等によって適宜設定されるが、好ましくは数Å〜数千Åで、特に好ましくは10Å〜500Åである。そのシート抵抗値は、 $10^3 \sim 10^7 \Omega/\square$ である。

【0026】なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接あるいは重なり合った状態（島状も含む）の膜を指しており、微粒子の粒径は、数Å〜数千Å、好ましくは10Å〜200Åである。

【0027】電子放出部5は導電性薄膜4の一部に形成された高抵抗の亀裂であり、通電フォーミング等により形成される。また、亀裂内には数Å〜数百Åの粒径の導電性微粒子を有することもある。この導電性微粒子は導電性薄膜4を構成する物質の少なくとも一部の元素を含んでいる。また、電子放出部5およびその近傍の導電性薄膜4は、炭素および炭素化合物を有することもある。

【0028】電子放出部5は、導電性薄膜4ならびに素子電極対2・3が形成されてなる素子に通電フォーミングと呼ばれる通電処理を行うことによって形成される。通電フォーミングは、素子電極対2・3間に不図示の電源より通電を行い、導電性薄膜4を局所的に破壊、変形もしくは変質せしめ、構造を変化させた部位を形成させるものである。通電フォーミングの電圧波形の例を図4に示す。

【0029】電圧波形は特にパルス形状が好ましく、パルス波高値が一定の電圧パルスを連続的に印加する場合(図4(a))と、パルス波高値を増加させながら電圧パルスを印加する場合(図4(b))とがある。まず、パルス波高値が一定電圧とした場合(図4(a))について説明する。

【0030】図4(a)におけるT1およびT2は電圧波形のパルス幅とパルス間隔であり、T1を1 μ 秒~10ミリ秒、T2を10 μ 秒~100ミリ秒とし、三角波の波高値(通電フォーミング時のピーク電圧)は表面伝導型電子放出素子の形態に応じて適宜選択し、適当な真空度、例えば1 $\times 10^{-5}$ Torr程度の真空雰囲気下で、数秒~数十分印加する。なお、素子の電極間に印加する波形は三角波に限定する必要はなく、矩形波など所望の波形を用いてもよい。

【0031】図4(b)におけるT1およびT2は、図4(a)の場合と同様であり、三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1Vステップ程度ずつ増加させ適当な真空雰囲気下で印加する。

【0032】なお、この場合の通電フォーミング処理は、パルス間隔T2中に、導電性薄膜4を局所的に破壊・変形しない程度の電圧、例えば0.1V程度の電圧で、素子電流を測定し、抵抗値を求め、例えば1M Ω 以上の抵抗を示した時に通電フォーミング終了とする。

【0033】次に通電フォーミングが終了した素子に活性化工程と呼ぶ処理を施すことが望ましい。

【0034】活性化工程とは、例えば、10 $^{-4}$ ~10 $^{-5}$ 程度の真空度で、通電フォーミング同様、パルス波高値が一定の電圧パルスを繰返し印加する処理のことであり、真空中に存在する有機物質に起因する炭素および炭素化合物を薄膜上に堆積させ素子電流If、放出電流Ieを著しく変化させる処理である。活性化工程は素子電流Ifと放出電流Ieを測定しながら、例えば、放出電流Ieが飽和した時点で終了する。また、印加する電圧パルスは動作駆動電圧で行うことが好ましい。

【0035】なお、ここで炭素および炭素化合物とは、グラファイト(単結晶および多結晶の両方を指す。)非晶質カーボン(非晶質カーボンおよび多結晶グラファイトの混合物を指す)であり、その膜厚は500Å以下が好ましく、より好ましくは300Å以下である。

【0036】こうして作製した電子放出素子は、通電フォーミング工程、活性化工程における真空度よりも高い

真空度の雰囲気下に置いて動作駆動させるのがよい。また、さらに高い真空度の雰囲気下で、80℃~150℃の加熱後に動作駆動させることが望ましい。

【0037】なお、通電フォーミング工程、活性化処理した真空度より高い真空度とは、例えば約10 $^{-6}$ 以上の真空度であり、より好ましくは超高真空系であり、新たに炭素および炭素化合物が導電薄膜上にほとんど堆積しない真空度である。こうすることによって、素子電流If、放出電流Ieを安定化させることが可能となる。

【0038】図5は、電子放出特性を測定するための測定評価装置の概略構成図である。図5において、81は素子に素子電圧Vfを印加するための電源、80は素子電極対2・3間の導電性薄膜4を流れる素子電流Ifを測定するための電流計、84は素子の電子放出部より放出される放出電流Ieを測定するためのアノード電極、83はアノード電極84に電圧を印加するための高圧電源、82は素子の電子放出部より放出される放出電流Ieを測定するための電流計、85は真空装置、86は排気ポンプである。

【0039】次に、本発明の画像形成装置について説明する。

【0040】画像形成装置に用いられる電子源基板は複数の表面伝導型電子放出素子を基板上に配列することにより形成される。

【0041】表面伝導型電子放出素子の配列の方式には、表面伝導型電子放出素子を並列に配置し、個々の素子の両端を配線で接続するはしご型配置(以下、はしご型配置電子源基板と称する)や、表面伝導型電子放出素子の一对の素子電極のそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置(以下、マトリクス型配置電子源基板と称する)が挙げられる。なお、はしご型配置電子源基板を有する画像形成装置には、電子放出素子からの電子の飛翔を制御する電極である制御電極(グリッド電極)を必要とする。

【0042】以下、この原理に基づいて作製した電子源の構成について、図6を用いて説明する。図中、91は電子源基板、92はX方向配線、93はY方向配線、94は表面伝導型電子放出素子、95は結線である。なお、表面伝導型電子放出素子94は前述した平面型あるいは垂直型のどちらであってもよい。

【0043】同図において、電子源基板91に用いる基板は前述したガラス基板等であり、用途に応じて形状が適宜設定される。

【0044】m本のX方向配線92は、Dx1、Dx2、...Dxmからなり、Y方向配線93はDy1、Dy2、...Dy_nのn本の配線よりなる。

【0045】また多数の表面伝導型電子放出素子にほぼ均等な電圧が供給されるように、材料、膜厚、配線幅は適宜設定される。これらm本のX方向配線92とn本のY方向配線93間是不図示の層間絶縁層により電氣的に

分離されてマトリクス配線を形成する(m、nはともに正の整数)。

【0046】不図示の層間絶縁層は、X方向配線92を形成した電子源基板91の全面あるいは一部の所望の領域に形成される。X方向配線92とY方向配線93はそれぞれ外部端子として引き出される。

【0047】さらに表面伝導型電子放出素子94の素子電極(不図示)がm本のX方向配線92とn本のY方向配線93と結線95によって電気的に接続されている。

【0048】また表面伝導型電子放出素子は基板あるいは不図示の層間絶縁層上のどちらに形成してもよい。

【0049】また詳しくは後述するが、前記X方向配線92にはX方向に配列する表面伝導型電子放出素子94の行を入力信号に応じて走査するための走査信号を印加するための不図示の走査信号発生手段と電気的に接続されている。

【0050】一方、Y方向配線93には、Y方向に配列する表面伝導型電子放出素子94の列の各列を入力信号に応じて変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。

【0051】さらに、表面伝導型電子放出素子の各素子に印加される駆動電圧はその素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0052】上記構成において、単純なマトリクス配線だけで個別の素子を選択して独立に駆動可能になる。

【0053】次に、以上のようにして作製した単純マトリクス配線の電子源を用いた画像形成装置について、図7、図8および図9を用いて説明する。図7は画像形成装置の基本構成を示す図であり、図8は蛍光膜、図9はNTSC方式のテレビ信号に応じて表示をするための駆動回路のブロック図であり、その駆動回路を含む画像形成装置を表す。

【0054】図7において、91は電子放出素子を基板上に作製した電子源基板、1081は電子源基板91を固定したリアプレート、1086はガラス基板1083の内面に蛍光膜1084とメタルバック1085等が形成されたフェースプレート、1082は支持枠であり、これらの部材によって外囲器1088が構成される。

【0055】94は電子放出素子であり、92および93は表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線およびY方向配線である。

【0056】外囲器1088は、上述のごとくフェースプレート1086、支持枠1082、リアプレート1081で構成されているが、リアプレート1081は主に電子源基板91の強度を補強する目的で設けられるため、電子源基板91自体で十分な強度を持つ場合は、別体のリアプレート1081は不要であり、電子源基板91に直接支持枠1082を接合し、フェースプレート1086、支持枠1082および電子源基板91にて外囲器1088を構成してもよい。

【0057】図8中、1092は蛍光体である。蛍光体1092はモノクロームの場合は蛍光体のみからなるが、カラーの蛍光膜の場合は蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材1091と蛍光体1092とで構成される。ブラックストライプ(ブラックマトリクス)が設けられる目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体1092間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜1084における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常良く使用される黒鉛を主成分とする材料だけでなく、導電性があり、光の透過および反射が少ない材料であれば使用可能である。

【0058】ガラス基板1093に蛍光体を塗布する方法としては、モノクロームであるかカラーであるかによらず、沈殿法や印刷法が用いられる。

【0059】また、蛍光膜1084(図7)の内面側には通常メタルバック1085(図7)が設けられる。メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート1086側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバックは蛍光膜作製後、蛍光膜の内面側表面の平滑化処理(通常フィルミングと呼ばれる)を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0060】フェースプレート1086にはさらに、蛍光膜1084の導電性を高めるため、蛍光膜1084の外側面に透明電極(不図示)を設けてもよい。

【0061】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対向させなくてはならず、十分な位置合わせを行う必要がある。

【0062】外囲器1088は不図示の排気管を通じ 10^{-7} Torr程度の真空度にされ、封止が行われる。また、外囲器1088の封止後の真空度を維持するためにゲッター処理を行う場合もある。これは、外囲器1088の封止を行う直前あるいは封止後の所定の位置(不図示)に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、その蒸着膜の吸着作用により、例えば 1×10^{-5} Torr $\sim 1 \times 10^{-7}$ Torrの真空度を維持するものである。なお、表面伝導型電子放出素子の通電フォーミング以降の工程は適宜設定される。

【0063】次に、単純マトリクス配置型基板を有する電子源を用いて構成した画像形成装置について、NTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路概略構成を図9のブロック図を用いて説明する。1101は前記表示パネルであり、また1102

は走査回路、1103は制御回路、1104はシフトレジスタ、1105はラインメモリ、1106は同期信号分離回路、1107は変調信号発生器、VxおよびVaは直流電圧源である。

【0064】以下、各部の機能を説明する。

【0065】まず表示パネル1101は端子Dox1~Doxm、端子Doy1~Doy_nおよび高压端子Hvを介して外部の電気回路と接続している。このうち、端子Dox1~Doxmには、前記表示パネル内に設けられている電子源、すなわちm行n列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行(n個の素子)ずつ順次駆動していくための走査信号が印加される。

【0066】一方、端子Dy1~Dy_nには前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また、高压端子Hvには直流電圧源Vaより、例えば10kVの直流電圧が供給されるが、これは表面伝導型電子放出素子より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0067】次に、走査回路1102について説明する。同回路は内部にm個のスイッチング素子を備えるもので(図中、S1~Smで示されている)、各スイッチング素子は直流電圧源Vxの出力電圧もしくは0(V)(グラウンドレベル)のいずれか一方を選択し、表示パネル1101の端子Dx1ないしDxmと電気的に接続するものである。S1~Smの各スイッチング素子は制御回路1103が出力する制御信号Tscanに基づいて動作するものであるが、実際には例えばFETのようなスイッチング素子を組み合わせることにより構成することが可能である。

【0068】なお、前記直流電圧源Vxは前記表面伝導型電子放出素子の特性(電子放出閾値電圧)に基づき走査されていない素子に印加される駆動電圧が電子放出閾値以下となるような一定電圧を出力するように設定されている。

【0069】また、制御回路1103は外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路1106より送られる同期信号Tsyncに基づいて各部に対してTscan、TsftおよびTmryの各制御信号を発生する。

【0070】同期信号分離回路1106は外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離するための回路で周波数分離(フィルタ)回路を用いれば構成できるものである。同期信号分離回路1106により分離された同期信号は、良く知られるように、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信

号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ1104に入力される。

【0071】シフトレジスタ1104は時系列的にシリアルに入力される前記DATA信号を画像の1ラインごとにシリアル/パラレル変換するためのもので、前記制御回路1103より送られる制御信号Tsftに基づいて動作する(すなわち、制御信号Tsftは、シフトレジスタ1104のシフトクロックであると言い換えてもよい)。

【0072】シリアル/パラレル変換された画像1ライン分(電子放出素子n素子分の駆動データに相当するもの)のデータは、Id1~Idnのn個の並列信号として前記シフトレジスタ1104より出力される。

【0073】ラインメモリ1105は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路1103より送られる制御信号Tmryに従って適宜Id1~Idnの内容を記憶する。記憶された内容はId1~Idnとして出力され、変調信号発生器1107に入力される。

【0074】変調信号発生器1107は、前記画像データId1~Idnの各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調するための信号源で、その出力信号は端子Doy1~Doy_nを通じて表示パネル1101内の表面伝導型電子放出素子に印加される。

【0075】前述したように、本発明に関わる電子放出素子は、放出電流Ieに対して以下の基本特性を有している。すなわち、前述したように電子放出には明確な閾値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。

【0076】また、電子放出閾値以上の電圧に対しては素子への印加電圧の変化に応じて放出電流も変化していく。なお、電子放出素子の材料や構成、製造方法を変えることによって、電子放出閾値電圧Vthの値や印加電圧に対する放出電流の変化の度合いが変わる場合もあるが、いずれにしても以下のようなことが言える。

【0077】すなわち、本素子パルス状電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、第一にはパルスの波高値Vmを変化させることにより、出力電子ビームの強度を制御することが可能である。第二には、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0078】従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が挙げられ、電圧変調方式を実施するには変調信号発生器1107としては一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。

【0079】またパルス幅変調方式を実施するには、変

調信号発生器1107としては、一定波高値の電圧パルスを発生するが入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いるものである。

【0080】以上に説明した一連の動作により、本発明の画像表示装置は表示パネル1101を用いてテレビジョンの表示を行える。なお、上記説明中特に記載してなかったが、シフトレジスタ1104やラインメモリ1105はデジタル信号式のものでもアナログ信号式のものでもいずれでも差し支えなく、要は画像信号のシリアル／パラレル変換や記録が所定の速度で行われればよい。

【0081】デジタル信号式を用いる場合には、同期信号分離回路1106の出力信号DATAをデジタル信号化する必要があるが、これは1106の出力部にA/D変換器を備えれば可能である。また、これと関連してラインメモリ1105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器1107に用いられる回路が若干異なったものとなる。

【0082】まず、デジタル信号の場合について述べる。電圧変調方式においては変調信号発生器1107には、例えば良く知られるD/A変換回路を用い、必要に応じて増幅回路などを付け加えればよい。

【0083】また、パルス幅変調方式の場合、変調信号発生器1107は、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)および計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いることにより構成できる。必要に応じて比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0084】次に、アナログ信号の場合について述べる。電圧変調方式においては、変調信号発生器1107には、例えば良く知られるオペアンプなどを用いた増幅回路を用いればよく、必要に応じてレベルシフト回路などを付け加えてもよい。またパルス幅変調方式の場合には、例えば良く知られた電圧制御型発振回路(VCO)を用いればよく、必要に応じて表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0085】以上のように完成した画像表示装置において、こうして各電子放出素子には、容器外端子Dox1～DoxmおよびDoy1～Doy_nを通じ、電圧を印加することにより、電子放出させ、高圧端子Hvを通じ、メタルバック1085、あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速し、蛍光膜に衝突させ、励起・発光させることで画像を表示することができる。

【0086】以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述の内容に限られるのではなく、画像形成装置の用途に適するよ

う適宜選択する。また、入力信号例として、NTSC方式を挙げたが、これに限定するものではなく、PAL、SECAM方式などの諸方式でもよく、また、これよりも多数の走査線から成るTV信号(例えばMUSE方式をはじめとする高品位TV)方式でもよい。

【0087】次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図10および図11を用いて説明する。

【0088】図10において、1110は電子源基板、1111は電子放出素子、1112のDx1～Dx10は前記電子放出素子に接続する共通配線である。電子放出素子1111は、基板1110上に、X方向に並列に複数個配置される(これを素子行と呼ぶ)。この素子行を複数個基板上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線Dx2～Dx9を、例えばDx2、Dx3を同一配線とするようにしてもよい。

【0089】図11は、はしご型配置の電子源を備えた画像形成装置の構造を示す図である。1120はグリッド電極、1121は電子が通過するための空孔、1122はDox1、Dox2・・・Doxよりなる容器外端子、1123はグリッド電極1120と接続されたG1、G2・・・G_nからなる容器外端子、1124は前述のように各素子行間の共通配線を同一配線とした電子源基板である。なお、図7、図10と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置(図7)との違いは、電子源基板1110とフェースプレート1086の間にグリッド電極1120を備えていることである。

【0090】基板1110とフェースプレート1086の間には、グリッド電極1120が設けられている。グリッド電極1120は、表面伝導型電子放出素子から放出された電子ビームを変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口1121が設けられている。グリッドの形状や設置位置は必ずしも図11のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型電子放出素子の周囲や近傍に設けてもよい。

【0091】容器外端子1122およびグリッド容器外端子1123は、不図示の制御回路と電気的に接続されている。

【0092】本画像形成装置では、素子行を1列ずつ順次駆動(走査)していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することによ

り、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0093】また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置として用いることもできる。

【0094】

【実施例】以下、実施例により本発明を具体的に説明する。

【0095】(実施例1) フォトリソグラフィ法によりマトリクス状に配線された基板(図12)に、表面伝導型電子放出素子を作製した。表面伝導型電子放出素子の構成としては、図1に示したものであり、その製造手順は図2に示したものである。

【0096】以下、図2に示した手順に従って、本発明の素子製造方法を説明する。

【0097】(1) 基板1として石英基板を用い、それを洗剤、純水および有機溶剤によって十分に洗浄した後、その基板1上に有機パラジウム含有溶液(奥野製薬(株)製CCP-4230)を液滴付与装置6として圧電素子を用いたインクジェット噴射装置を用い、素子電極対2・3および導電性薄膜4の幅W1が300 μ m、素子電極対2・3の電極間隔L1が10 μ m、素子電極対2・3の厚さが1000 \AA 、導電性薄膜4の厚さが100 \AA となるように、液滴を付与した(図2(a)および(b))。

【0098】この時、1液滴量(1ドット)を60 μ m³とし、素子電極2および3の部分形成する際は、10回の液滴付与を導電性薄膜4の部分については1回の液滴付与を行った。

【0099】(2) 次に、300℃で10分間の加熱処理を行って、酸化パラジウム(PdO)微粒子からなる微粒子膜を形成し、導電性薄膜4と素子電極対2・3とした(図2(c))。

【0100】(3) 次に、電極対2・3の間に電圧を印加し、導電性薄膜4を通電処理(通電フォーミング)することにより、電子放出部5を形成した(図2(d))。

【0101】こうして作製された表面伝導型電子放出素子が基板上に多数形成された電子源基板を用いて、前述したようにフェースプレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行って表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、問題のない良好な画像を形成する装置を得ることができた。

【0102】以上のように、上記の本実施例で示した製造方法で作製した電子放出素子は何ら問題のない良好な

特性を示したばかりか、液滴を付与し、素子電極対2・3、導電性薄膜4を形成することにより、素子電極対2・3および導電性薄膜4のパターン形成の工程を行わずに素子を形成することができた。また、パターン形成する領域に対してのみ液滴付与を行うことができることから、原料となる溶液の無駄を省くことができ、コスト的に有利である。

【0103】さらに、本実施例で得られた電子源基板、電子源、表示パネルおよび画像形成装置はそれぞれ良好な特性を示した。

【0104】(実施例2) 実施例1と同様の方法で、素子電極幅(W1)600 μ m、素子電極対間隔(L1)2 μ m、素子電極部分の厚さ1000 \AA の表面伝導型電子放出素子がはしご状に形成され、配線された電子源基板(図13)を用い、実施例1と同様の方法でフェースプレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行なって表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0105】(実施例3) マトリクス状に配線を形成した基板(図12)を用い、バブルジェット方式のインクジェット装置を用い、実施例1と同様に表面伝導型電子放出素子を作製して電子源基板を得た。得られた電子源基板を用いて、実施例1と同様の方法でフェースプレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0106】(実施例4) 図13のようなはしご状配線の基板を用い、バブルジェット方式のインクジェット装置を用い、実施例1と同様に表面伝導型電子放出素子および電子源基板を作製した。得られた電子源基板を用いて、実施例1と同様の方法でフェースプレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、更にはNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。実施例3と同様の良好な画像形成装置を得ることができた。

【0107】(実施例5) 本実施例は、素子電極対2・3、導電性薄膜4を形成する溶液として酢酸Pdを水に0.05wt%含有した溶液を用いた以外は実施例1と同様に表面伝導型電子放出素子および電子源基板を得た。その結果、金属含有溶液が異なっているにもかかわらず、実施例1と同様の特性の優れた素子を配列した電子源基板を得ることができた。

【0108】得られた電子源基板を用いて、実施例1と同様な方法でフェスパレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0109】(実施例6) 本実施例では、図1に示した導電性薄膜4の幅W1を100 μ mとした以外は、実施例1と同様にして表面伝導型電子放出素子および電子源基板を作製した。その結果、実施例1と同様の良好な表面伝導型電子放出素子および電子源基板が得られた。

【0110】得られた電子源基板を用いて、実施例1と同様な方法でフェスパレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0111】(実施例7) 本実施例では、1液量(1ドット)を30 μ m³とし、素子電極対2・3の部分を形成する液付回数20回、導電性薄膜4を形成する際の回数を2回とした以外は実施例1と同様に表面伝導型電子放出素子および電子源基板を作製した。その結果、実施例1と同様の良好な表面伝導型電子放出素子および電子源基板が得られた。

【0112】得られた電子源基板を用いて、実施例1と同様な方法でフェスパレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0113】(実施例8) 本実施例では、図3に示したように、素子電極対2・3を焼成によって形成(図3(c))した後に、導電性薄膜4を焼成によって形成(図3(e))した以外は実施例1と同様にして表面伝導型電子放出素子および電子源を作製した。

【0114】その結果、素子電極対2・3と導電性薄膜4の形成を別個に行ったにもかかわらず、実施例1と同様の良好な表面伝導型電子放出素子および電子源基板が得られた。

【0115】得られた電子源基板を用いて、実施例1と同様な方法でフェスパレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示

を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0116】(実施例9) 本実施例では、素子電極対2・3と薄膜4と同じ膜厚(図1の $t=1000\text{\AA}$)で形成した以外は実施例1と同様にして表面伝導型電子放出素子および電子源を作製した。

【0117】その結果、素子電極対2・3と導電性薄膜4の形成を別個に行ったにもかかわらず、実施例1と同様の良好な表面伝導型電子放出素子および電子源基板が得られた。

【0118】得られた電子源基板を用いて、実施例1と同様な方法でフェスパレート1086、支持枠1082、リアプレート1081とで外囲器1088を形成し、封止を行ない表示パネル、さらには図9に示すようなNTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路を有する画像形成装置を作製した。その結果、実施例1と同様の良好な画像形成装置を得ることができた。

【0119】

【発明の効果】以上述べてきたように、本発明によれば、素子電極対および導電性薄膜の材料となる金属元素含有液を、液滴の状態で所望の量だけ基板の所望の位置に付与することができることから、製造工程を減らすことができ、素子電極対と導電性薄膜の膜厚を所望に応じて制御することができ、良好な表面伝導型電子放出素子を大面積に形成することができ、特性の優れた電子源、電子源基板、表示パネルおよび画像形成装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の表面伝導型電子放出素子の構成を示す模式図であり、(a)は平面図、(b)は断面図である。

【図2】図1の素子を製造する本発明の素子製造方法の手順を示す工程図である。

【図3】本発明の素子製造方法の別の実施態様の手順を示す工程図である。

【図4】通電フォーミングの電圧波形の1例を示すグラフであり、(a)はパルス波高値一定の場合、(b)はパルス波高値が増加する場合を示す。

【図5】電子放出特性を測定するための測定評価装置の概略構成図である。

【図6】本発明の単純マトリクス配置の電子源の1例を示す模式的部分平面図である。

【図7】本発明の画像形成装置の1例の概略構成図である。

【図8】蛍光膜の構成を示す模式的部分図であり、(a)はブラックストライプの設けられたもの、(b)はブラックマトリクスの設けられたものの図である。

【図9】本発明の画像形成装置の1例における駆動回路

であって、NTSC方式のテレビ信号に応じて表示を行うための駆動回路のブロック図である。

【図10】はしご配置の電子源の模式的部分平面図である。

【図11】本発明の画像形成装置の別の例の概略構成図である。

【図12】実施例1で用いたマトリクス状配線と素子電極を有する基板の模式的平面図である。

【図13】実施例2で用いたはしご状配線と素子電極を有する基板の模式的平面図である。

【図14】従来の表面伝導型電子放出素子の1例の模式的平面図である。

【図15】従来の表面伝導型電子放出素子の別の1例の概観斜視図である。

【符号の説明】

1 基板

2、3 素子電極

4 導電性薄膜

5 電子放出部

6 液滴付与装置

7 液滴

80 電流計

81 電源

82 電流計

83 高圧電源

84 アノード電極

85 真空装置

86 排気ポンプ

91 電子源基板

92 X方向配線

93 Y方向配線

94 表面伝導型電子放出素子

95 結線

1081 リアプレート

1082 支持枠

1083 ガラス基板

1084 蛍光膜

1085 メタルバック

1086 フェースプレート

10 1087 高圧端子

1088 外囲器

1091 黒色導電材

1092 蛍光体

1093 ガラス基板

1101 表示パネル

1102 走査回路

1103 制御回路

1104 シフトレジスタ

1105 ラインメモリ

20 1106 同期信号分離回路

1107 変調信号発生器

1110 電子源基板

1111 電子放出素子

1112 共通配線

1120 グリッド電極

1121 空孔

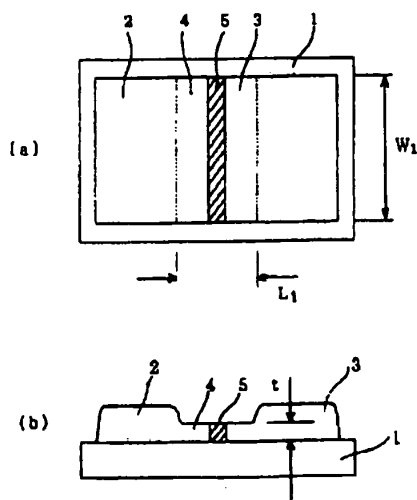
1122 容器外端子

1123 容器外端子

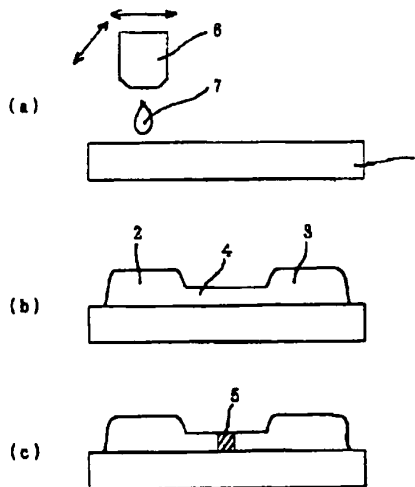
1124 電子源基板

30

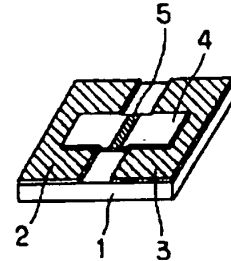
【図1】



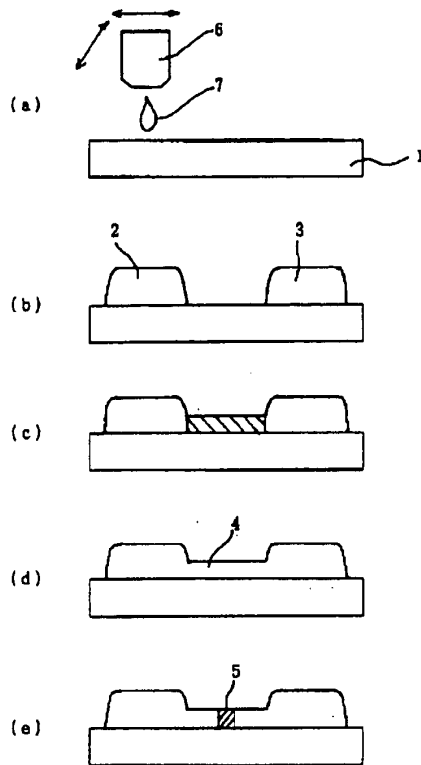
【図2】



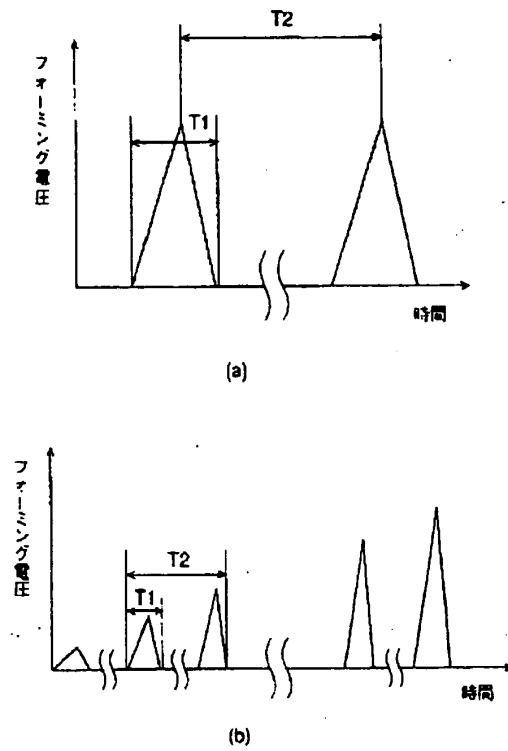
【図15】



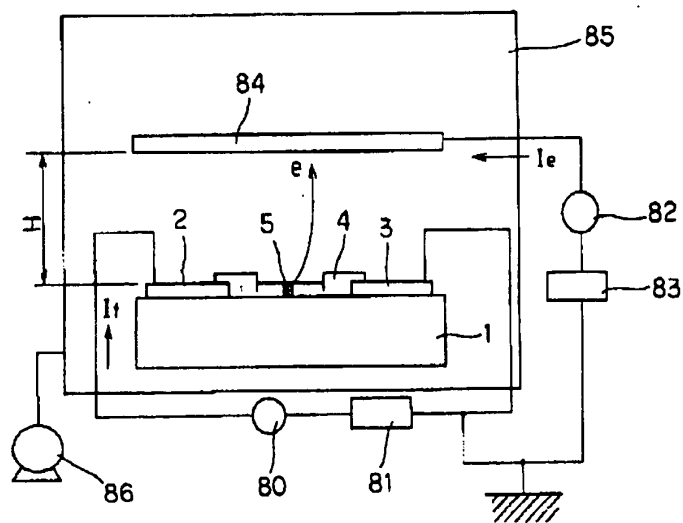
【圖3】



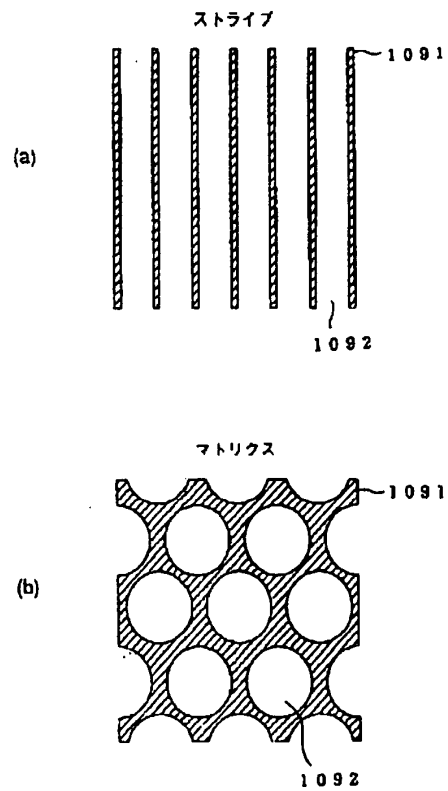
【図4】



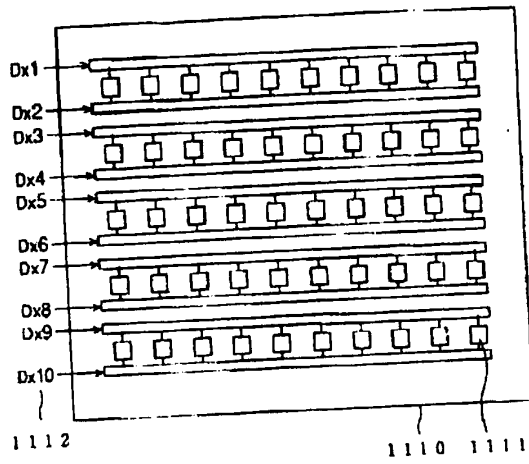
【図5】



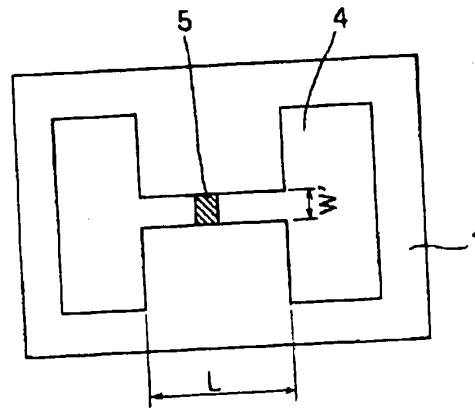
【例8】



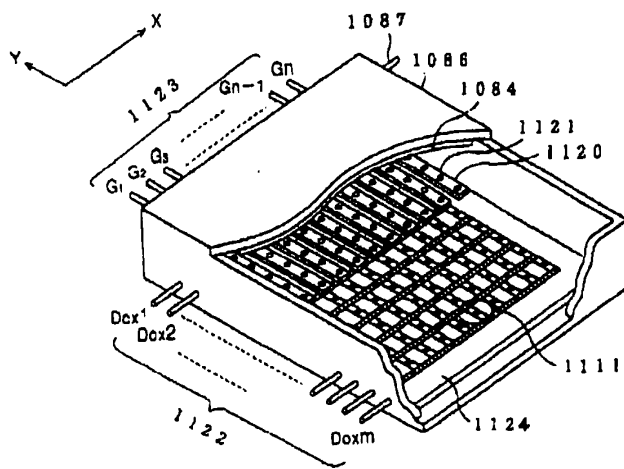
【図10】



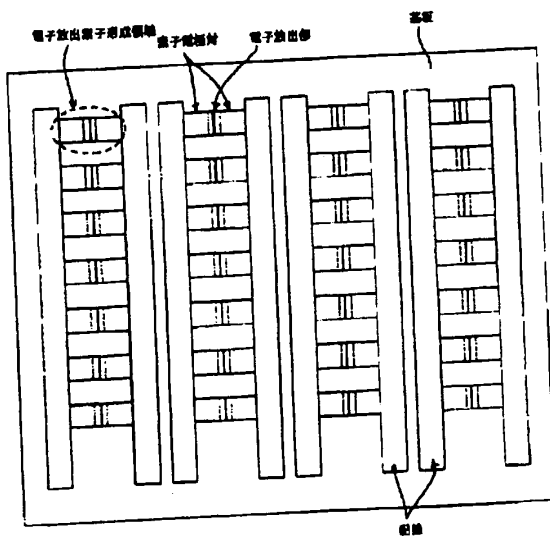
【図14】



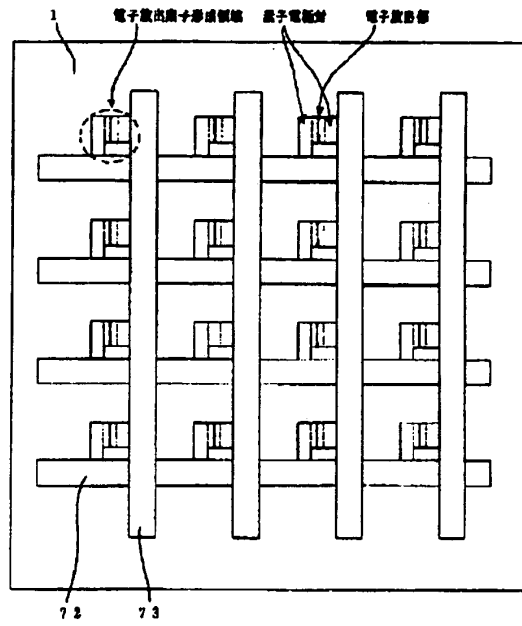
【図11】



【図13】



【図12】



THIS PAGE BLANK (USPTO)